

ひとわざ(一技)シーズ名: **高誘電率材料薄膜の形成**

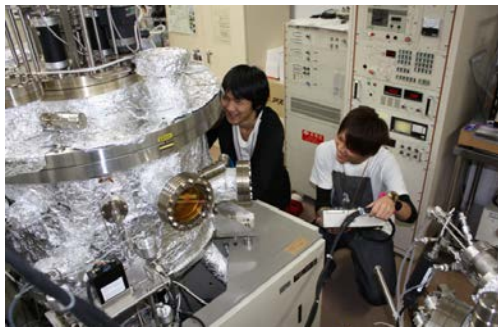
1. シーズ概要(200字目安) 研究技術内容 セールスポイント

情報化社会の高度化を支え続けるために、次世代半導体素子用のhigh-kゲート絶縁膜形成技術を研究しています。

基板材料の半導体の上に絶縁膜材料の高誘電率薄膜をいかに薄く均一に上手に形成するかがポイントです。

2. 写真・図(技術要点説明)

常時10-7Pa台の真空度を維持したスパッタ・蒸着・分析複合装置を用いて、誘電体薄膜のスパッタ成膜／金属薄膜の真空蒸着成膜 など高品質な薄膜形成が出来る体制を常に整えています。試料の熱処理用のガス置換炉やRTA炉、電気特性評価用の測定機器等も有しています。



3. 産業への活用方向 (適応業界・分野等)

半導体素子(メモリなど)

4. 関係する大学・企業等

5. 研究室概要

| | | | |
|---------|---------------------|---------------|-------|
| 学 科 名 | 電気電子工学科 | 研究分野 | 研究者名 |
| | | 電子材料・エレクトロニクス | 王谷 洋平 |
| 主研究テーマ | 金属・誘電体薄膜の形成 | | |
| 主要キーワード | 薄膜・金属・誘電体・スパッタ・真空蒸着 | | |

特記事項

①特許取得・各種認証等取得状況(予定含む)
特になし

②シーズの熟度(基礎研究 技術開発 実証開発 実用化開発段階等)
基礎研究